

⑬ 日本国特許庁 (JP)
⑭ 公開特許公報 (A)

⑮ 特許出願公開
昭59—112320

⑯ Int. Cl.³
G 06 F 1/00
3/00

識別記号
1 0 2

庁内整理番号
E 6913—5 B
Z 6549—5 B

⑰ 公開 昭和59年(1984)6月28日

発明の数 1
審査請求 未請求

(全 4 頁)

⑱ 制御装置の電源制御方式

⑲ 特 願 昭57—222047

⑳ 出 願 昭57(1982)12月20日

㉑ 発 明 者 脇上司

小田原市国府津2880番地株式会社

社日立製作所小田原工場内

㉒ 出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5
番1号

㉓ 代 理 人 弁理士 薄田利幸

明 細 書

発明の名称 制御装置の電源制御方式

特許請求の範囲

1. 上位装置からの起動および下位装置からの制込みを監視する回路部と、下位装置に対する書込みおよび読取り等を行う情報系回路部とを分離して実装し、上記起動監視部と情報系回路部に対しそれぞれ別個に電源電圧を供給し、上位装置からの起動があらかじめ定めた時間のないとき上記情報系回路部の電源をオフ状態にすることを特徴とする制御装置の電源制御方式。

発明の詳細な説明

(発明の利用分野)

本発明は、制御装置の電源制御方式に関し、特に、待機中は、上位装置からの起動と下位装置からの制込みの監視回路のみ動作させ、残りを不動作にして電力消費を節減するようにした制御装置の電源制御方式に関するものである。

(従来技術)

情報処理システムでは、例えばオンラインで使用している場合、常に各装置、例えば入出力制御装置、端末制御装置を待機状態にしておく必要があるため、待機状態が長時間になると、かなりの電力が無駄に消費される。

これらの制御装置は、上位装置からの起動により動作して、周辺装置に電源を供給し、制御動作を開始する。上位装置はプログラムを実行することにより時系列的に周辺装置を用いて仕事を遂行するので、周辺装置は必要に応じて起動されることになる。したがって、制御装置は上位装置からの起動がない場合は、起動待ち状態となる。その場合、制御装置では、上位装置からの起動および下位装置からの制込みを監視する論理回路のみが動作しており、他の制御動作を行う論理回路は何ら動作していない。しかし、動作していない論理回路でも、電源電圧が供給されている限り、ある一定の電力は消費する。これは、制御装置内部では、周辺装置の制御動作を行う論理回路部と、論理回路に電力を供給する電源部とが一体的に構成され

ているため、動作に関係なく論理回路部に電源電圧が供給されることになり、動作していない論理回路では電力が無駄に消費される。

第1図は、従来の磁気テープ制御装置（以下MTCと記す）のブロック図である。

第1図に示すように、従来の磁気テープ制御装置1は、論理制御動作を行う制御回路2と、この制御回路2の全体に電源電圧を供給する電源回路3から構成されている。

制御回路2は、チャネル(CH)へのデータの送受信を行うチャネル・インタフェース回路4、書き込み動作を行うための書き込み制御回路5、磁気テープ装置（以下MTUと記す）へのデータの送受信を行うMTUインタフェース回路6、MTUの制御を行うMTU制御回路15、MTUから送られてくるデータの読取り動作を行う読取り制御回路7、MTCの制御動作全般のマイクロプログラム制御を行うマイクロプロセッサ回路8、およびマイクロプログラム命令を格納するメモリ9より構成される。

(3)

力が消費されている。これらの書き込み制御回路5、MTU制御回路15、読取り制御回路7は、他の回路に比べて回路の物量が大きいので、電力消費量も大きい。

〔発明の目的〕

本発明の目的は、このような従来の欠点を改善するため、情報処理システムの上位装置から起動がかからない期間は、無駄な電力を消費しないですむ制御装置の電源制御方式を提供することにある。

〔発明の概要〕

本発明による制御装置の電源制御方式は、上位装置から起動されると、下位装置に電源電圧を供給して制御動作を開始する入出力等の制御装置において、上位装置とのインタフェース回路と、下位装置とのインタフェース回路と、上記両インタフェース回路を制御する制御回路を含む監視回路部、および下位装置に情報を書き込む回路と、下位装置から情報を読取る回路を含む情報系回路部をそれぞれ分離して実装し、これら両回路部に対し

(5)

MTC1は、チャネルから動作命令（コマンド）が発行されると、チャネル・インタフェース回路4を経由してマイクロプロセッサ回路8でコマンドの内容をデコードし、それぞれの動作命令に応じ、例えば書き込み命令であればチャネルから転送されてくるデータをMTUの磁気テープ上に記録し、また読取り命令であれば磁気テープ上のデータをチャネルに転送する動作を行う。

このように、チャネルからMTCに対し動作命令が発行されることを起動という。MTCは、ある動作命令を実行し終つた後は、次の現動に対していつでも動作可能なように、常時起動を監視し、起動待ち状態となる。この場合には、チャネル・インタフェース回路4、マイクロプロセッサ回路8、メモリ9およびMTUとの接続状態を保持するMTUインタフェース回路6が動作しており、電力は有効に消費されているが、他の書き込み制御回路5、MTU制御回路15、および読取り制御回路7は、動作していないにもかかわらず、共通の電源回路3から電源電圧が供給され、無駄に電

(4)

てそれぞれ別個に電源電圧を供給するとともに、別個にオン・オフ制御することに特長を有する。
〔発明の実施例〕

第2図は、本発明の実施例を示すMTCのブロック図である。

本発明においては、第1図に示す一体的な制御回路2を、第2図に示すように、起動監視部10と情報系回路部11の2つに分離し、それぞれに独立した電源部を設ける。すなわち、起動監視部10には補助電源回路12から電源を供給し、一方の情報系回路部11には主電源回路13から電源を供給する。なお、第2図ではMTUインタフェース回路6のみが他と離れているが、これも起動監視部10に含まれるため、補助電源回路12から電源供給を受けている。主電源回路13には、電源投入切断制御回路14が接続されており、これによつて上位装置(CPU)からMTC1'に対して起動がかからない期間、つまり待ち状態のとき、電源を切断して電力消費を節約する。すなわち、電源投入切断制御回路14は、起動監視部10

(6)

により、ある一定時間以内に起動がなかつた場合には、主電源回路13の電源切断指示を行い、また、主電源回路13の電源切断中に起動があつた場合には、主電源回路13に電源投入指示を行った後、制御動作を可能にする。さらに、電源投入切断制御回路14は、保守者からの操作信号（AUTO信号）により制御され、電源投入信号141、電源切断信号142のいずれか一方をオンにする。このAUTO信号は、チャネルからの起動によらない磁気テープ・サブシステムとして動作させるときに有効であり、特に保守時等に電源が突然切断されることのないようにするためのものである。また、起動監視部10のMTUインタフェース回路6は、主電源回路13が切断されたときに、MTUのボジショニング状態を保持し、次の起動時に何ら問題がないように制御されるとともに、MTUからの軌込みの監視を行う。

第3図は、第2図における電源制御動作のフローチャートである。

第3図において、1点鎖線内のブロック18は

(7)

て制御動作を行う。したがって、起動間隔時間がある一定の値Nのカウント時間内であれば、主電源は連続して投入されて動作するが、一定値Nより大であれば主電源は断続的に投入されて動作を行う。

このように、本発明においては、起動監視回路に電源投入切断回路を付加したので、起動監視により情報系回路に供給される電源の投入切断を人手を介入させることなく制御することができる。また、情報系回路の電源の投入切断がオペレータによる操作信号（AUTO信号）によつても制御されるので、保守時等において上位装置から起動がない場合には、情報系回路の電源を投入したままの状態にすることができる。

なお、これらは、MTC等の制御装置がデュアル構成の場合でも全く同じように動作する。（発明の効果）

以上説明したように、本発明によれば、監視回路と情報系回路を分離実装し、各々に電源回路を設けたので、各々独立に電源が供給され、上位装置

本発明により新たに追加された動作部分であり、磁線内のブロック17が起動間隔時間を計測する動作部分である。

前の起動があつて、その動作を実行し終了報告が行われると、第3図の動作開始20となる。まず、ステップ21でAUTO状態（起動監視により主電源の投入切断を行う状態）であるか否かを判別し、AUTO状態であればステップ22でタイマ・レジスタを初期値“0”にセットする。次に、ステップ23では起動があるか否かを監視し、起動があればステップ30、31で動作を行い、終了報告を行うが、起動がない場合にはタイマ・レジスタの内容をカウント・アップし、タイマ・レジスタの内容がある一定の値Nに等しくなるまでカウント・アップを繰り返す（ステップ24、25）。一定値Nに等しくなつたとき、つまりある一定時間内に起動がないときには、ステップ26で主電源切断指示を行い、ステップ27で起動待ちとなる。その状態で起動があればステップ28で主電源の投入指示を行い、ステップ30、31

(8)

置からの起動が一定時間ないときには情報系回路の電源をオフすることができる。したがって、上位装置からの起動がないときには、無駄な電力消費がないため、情報処理システムの省エネルギー化が人手の介入なしに実現できる。

図面の簡単な説明

第1図は従来の磁気テープ制御装置のブロック図、第2図は本発明の実施例を示す磁気テープ制御装置のブロック図、第3図は第2図における電源制御動作のフローチャートである。

10：起動監視部、11：情報系回路部、14：電源投入切断制御回路、13：主電源回路、12：補助電源回路。

特許出願人 株式会社 日立製作所

代理人 弁理士 藤 田 利



